



Japanese Unexamined Patent Application Publication No. Hei-
11-261588

[Description of the Related Art] Domestic game machines have been widely spread. Such domestic game machines are provided with one or two controllers for operating a character on a screen, as shown in Fig. 3(a). Usually, only one or two persons can enjoy a game. To play a game with three persons or more, it is necessary to provide an additional controller for a domestic game machine. Data transfer is performed by a wire between a game machine and a controller.

[0018] When a data transmitting and receiving system according to the present invention is used, for example, for a domestic game machine, a plurality of (for example, five) controllers can be easily connected to one game machine, as shown in Fig. 3(b).

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-261588

(43) 公開日 平成11年(1999) 9月24日

(51) Int.Cl. ⁶	識別記号	F I	
H 0 4 L 12/28		H 0 4 L 11/00	3 1 0 B
H 0 4 B 1/04		H 0 4 B 1/04	C
H 0 4 J 3/00		H 0 4 J 3/00	H
H 0 4 L 27/10		H 0 4 L 27/10	Z

審査請求 未請求 請求項の数 7 O L (全 6 頁)

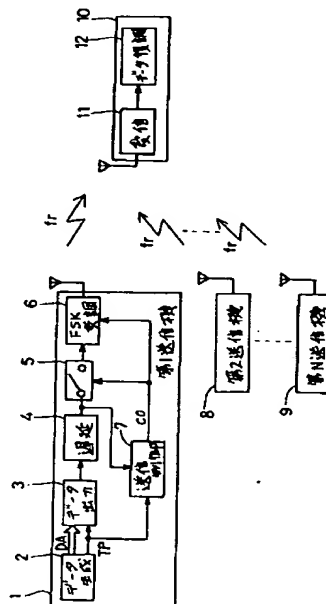
(21) 出願番号	特願平10-63125	(71) 出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通 2 丁目 5 番 5 号
(22) 出願日	平成10年(1998) 3月13日	(72) 発明者	田中 寛次 大阪府守口市京阪本通 2 丁目 5 番 5 号 三 洋電機株式会社内
		(74) 代理人	弁理士 安富 耕二 (外 1 名)

(54) 【発明の名称】 データ送受信システム

(57) 【要約】

【課題】 送受信システムにおいて、単一の搬送波周波数でデータを送信して、電波利用効率を改善する。

【解決手段】 トリガパルス T P に応じて、データ出力回路 3 からデータが出力されるとともに、F S K 変調回路 6 が動作する。データは遅延回路 4 で遅延された後 F S K 変調回路 6 で F S K 変調される。従って、初めに搬送波信号 f_r が送信され、次にデータを F S K 変調した F S K 変調信号 f_{r1} または f_{r2} が送信される。



【特許請求の範囲】

【請求項1】複数の送信機と、唯一の受信機とを備える送受信システムにおいて、単一周波数の搬送波によりデータを送信することを特徴とするデータ送受信システム。

【請求項2】前記送信機の送信期間は、データの PACKET 長の期間であることを特徴とする請求項1記載のデータ送受信システム。

【請求項3】前記送信機は、前記データにより搬送波を変調する変調回路と、データの出力にตอบสนองして出力されるトリガパルスに応じて前記変調回路の出力信号を送信開始させる送信制御回路とから成ることを特徴とする請求項1記載のデータ送受信システム。

【請求項4】前記送信制御回路は、データ出力の終了を検出して前記変調回路の出力信号の送信を停止させることを特徴とする請求項3記載の送受信システム。

【請求項5】データ出力時、所定時間遅延させてから前記データを出力するデータ出力回路を備えることを特徴とする請求項3記載の送受信システム。

【請求項6】データ出力時、所定時間だけダミーデータを出力させた後、前記データを出力するデータ出力回路を備えることを特徴とする請求項3記載の送受信システム。

【請求項7】前記受信機は、データ変調信号を復調するデータ復調回路を備えることを特徴とする請求項1乃至3記載の送受信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数の送信機から受信機へ一方方向でデータを送信するデータ送受信システムに関する。

【0002】

【従来の技術】従来より家庭用ゲーム機が広く普及している。このような家庭用ゲーム機では、図3アのように画面上のキャラクターを操作するためのコントローラーが1個または2個備え付けられており、通常は一人や二人でしかゲームを楽しむことができない。そこで、三人以上でゲームを楽しもうとする場合家庭用ゲーム機本体にコントローラーを増設する必要があった。これまで

は、ゲーム機本体とコントローラーとの間には有線でデータ転送を行っていた。

【0003】一般に、機器本体と周辺機器との間でデータ転送を行う場合、有線や、電波及び光などの無線を使用してデータ転送を行っていた。そのうち、電波や光などの媒体で空間伝播にて、複数の周辺機器から本体機器に対して一方的にデータ転送を行う場合、送信側となる周辺機器にそれぞれ特定の搬送波周波数を割り当て、周辺機器側が送信データにより特定の周波数を変調して、データを送っていた。また、本体機器は各々の特定の搬送波周波数に対応した複数の受信機を設け、周辺機器か

ら送信される変調信号を受信し、機器本体にてデータに復調再生される。

【0004】

【発明が解決しようとする課題】しかしながら、従来の空間伝播による送受信システムでは、特定の搬送波周波数を複数用いなければならず、電波資源の利用効率が悪かった。また、受信側の機器本体では複数の搬送波周波数に対応する受信機を設けなければならないので、回路が複雑になり、コストアップとなっていた。

10 【0005】

【課題を解決するための手段】本発明は、複数の送信機と、唯一の受信機とを備える送受信システムにおいて、単一周波数の搬送波によりデータを送信することを特徴とする。特に、前記送信機の送信期間は、データの PACKET 長の期間であることを特徴とする。また、前記送信機は、前記データにより搬送波を変調する変調回路と、データの出力にตอบสนองして出力されるトリガパルスに応じて前記変調回路の出力信号を送信開始させる送信制御回路とから成ることを特徴とする。

20 【0006】さらに、前記送信制御回路は、データ出力の終了を検出して前記変調回路の出力信号の送信を停止させることを特徴とする。またさらに、データ出力時、所定時間遅延させてから前記データを出力するデータ出力回路を備えることを特徴とする。また、データ出力時、所定時間だけダミーデータを出力させた後、前記データを出力するデータ出力回路を備えることを特徴とする。

30 【0007】さらに、前記受信機は、データ変調信号を復調するデータ復調回路を備えることを特徴とする。本発明は、送信機はデータの PACKET 長に対応する送信期間中にデータを送信する。

【0008】

【発明の実施の形態】図1は本発明の実施の形態を示す図であり、1は第1送信機、2は図示されない機器からの信号に対応したデータを生成するデータ生成回路、3はデータ生成回路2の出力データをシリアル形態に出力するデータ出力回路、4はデータ出力回路3の出力データを遅延する遅延回路、5はデータ出力回路3の出力データの伝送を開閉するスイッチ、6はデータ出力回路6の出力データに応じて FSK 変調する FSK 変調回路、7はデータ送信の送信期間を制御する送信制御回路、8及び9は第1送信機と同一構成であって、送信データを第1送信機1の搬送波周波数と同一の周波数の搬送波で送信する第2及び第N送信機、10は唯一の受信機、11は変調信号を同調及び増幅する受信回路、12はPLL (フェイズ・ロックド・ループ) で構成された FSK 復調回路である。

50 【0009】図1の動作を図2のタイミングチャートを参照して説明する。例えば、パッド、ボタン (図示せず) などが押されて、それが押されることにより発生し

たボタンを識別する電気信号がデータ生成回路2に印加されたとする。データ生成回路2はその電気信号に対応するコントロールデータDAが生成され、図2アの如きタイミングで前記コントロールデータDAをデータ出力回路3に出力し、コントロールデータDAがデータ出力回路3に取り込まれる。また、データ生成回路2は図2ア及びビのようにコントロールデータDAの転送を終了するとトリガパルスTPを出力する。データ出力回路3はトリガパルスTPが入力されると取り込まれたコントロールデータDAをシリアル形態で出力する。コントロールデータDAは例えば16ビットで構成され、図2ウのようにデータ出力回路3からデータD0～D15が1ビットずつ出力される。データD0～D15は遅延回路4で所定の遅延時間で遅延された後、スイッチ5を介してFSK変調回路6に入力される。遅延回路4の出力データは図5エのように所定の遅延時間 τ で遅延されるので、トリガパルスTPの発生直後すぐにはデータD0～D15がFSK変調回路6に印加されていない。

【0010】一方、トリガパルスTPは送信制御回路7にも入力されており、送信制御回路7はトリガパルス7が入力されると同時に制御出力COを出力する。制御出力COに応じて、スイッチ5はオンされるとともに、FSK変調回路6が動作し、周波数 f_r の搬送波信号が送信される。FSK変調回路6はトリガパルスTPの発生と略同時に動作するので、搬送波周波数 f_r がトリガパルスTPの発生と略同時に送信される。この時、FSKデータはFSK変調回路6に印加されておらず、送信信号はデータを含まず搬送波周波数 f_r のみである。

【0011】遅延時間 τ の経過後、遅延回路4の出力データD0～D15はスイッチ5を介してFSK変調回路6に順次印加される。FSK変調回路6は入力データの値に応じて異なる周波数 f_{r1} または f_{r2} を切り換え変更することによりFSK変調を行う。例えば、入力データが0の場合周波数は f_{r1} とし、入力データが1の場合周波数は f_{r2} とする。そして、FSK変調回路6から周波数 f_{r1} または f_{r2} のFSK変調信号が送信される。尚、一般的にFSK変調においては、搬送波信号 f_r 、FSK変調信号 f_{r1} 及び f_{r2} の周波数関係は、 $f_{r1} < f_r < f_{r2}$ とすると、 $f_{r1} < f_r < f_{r2}$ となる。また、遅延回路4からの出力データは送信制御回路7にも印加されており、出力データの最終データを検出している。遅延回路4からデータD15が出力されると、所定時間経過後送信制御回路7はスイッチ5をオフさせ、また、FSK変調回路6の動作を停止させ、さらに搬送波信号の送出を停止させる。その為、最後のデータがFSK変調されて送信された後、送信信号の送信が終了する。よって、第1送信機1は送信されるデータの長さに対応する期間でFSK変調信号を送信しており、言い換えれば第1送信機1の送信期間が送信すべきデータの長さで決まる。尚、データをすべて送信させるため

に、最後の出力データを検出してから搬送波信号の送出を停止させるまで所定時間を設定している。

【0012】従って、第1送信機1がFSK変調信号を送信する場合、初めは搬送波周波数 f_r のみの変調信号を送信させ、所定時間 τ 経過後にデータをFSK変調して得られたFSK変調信号 f_{r1} または f_{r2} が送信され、データの転送が終了するとFSK変調信号の送出も停止される(図2オ)。また、第2送信機8～第N送信機9も第1送信機と同一構成であるので、これらが送信する場合は第1送信機1と同様に初めに搬送波周波数 f_r を送信し所定時間 τ 経過後FSK変調信号 f_{r1} または f_{r2} を送信し、データの終了とともにFSK変調信号の送信も終了する。

【0013】第1送信機1から送信された送信信号(図2オ)は、このシステムにおいて唯一となる受信機10に受信される。搬送波信号が受信回路11で同調及び増幅される。まず、搬送波周波数 f_r のみのFSK変調信号がFSK復調回路12に入力され、この搬送波信号に基づいて、FSK復調回路12のPLLが周波数 f_r にロックされる。PLLが入力信号が印加され始めてから所定周波数の入力信号にロックされるまで、ロックアップ時間が必要となる。もし、PLLのアンロック期間中、FSK変調回路12にFSK変調信号 f_{r1} または f_{r2} が入力されると、正確にFSK復調を行うことはできない。そこで、FSK変調信号 f_{r1} 及び f_{r2} を送信する前に搬送波信号 f_r を送信することにより、実際にFSK変調信号がFSK復調回路11に入力される前にPLLを搬送波周波数 f_r にロックさせる。その為、FSK変調信号が入力されてくるときにはFSK復調回路11がロック状態になっており、FSK変調信号を正確にFSK復調することができる。このようにFSK復調を正確に行うために、第1送信機1において意図的にデータ出力回路3の出力データを遅延させ、初めに搬送波信号 f_r をその後にFSK変調信号 f_{r1} 及び f_{r2} を送信させている。

【0014】PLLのロック後、FSK変調信号 f_{r1} または f_{r2} がFSK復調回路1に印加されてくる。FSK復調はPLL内のVCOの入力制御電圧を取り出すことにより行われ、FSK変調信号 f_{r1} が入力されたときの入力制御電圧が復調電圧V1として取り出され、FSK変調信号 f_{r2} が入力されたときの入力制御電圧V2が取り出される。FSK復調されて得られたデータは、後段の回路に伝送され、コントローラなどのボタン、パッド等が押されたか判別される。上記のように、受信機10は、送信信号を受けると、初めに搬送波信号 f_r によってPLLをロックさせ、その後FSK変調信号 f_{r1} 及び f_{r2} をFSK復調する(図2カ)。また、第2送信機8または第N送信機9からの送信信号を受けても、受信機10は図2カのように初めにPLLであるFSK復調回路11をロックさせ、その後FSK復

調を行う。

【0015】本システムにおいては、単一周波数でデータ送受信を行うので、FSK変調回路11のPLLは単一の所定周波数にのみロックすればよいので、PLLのフリーラン周波数を搬送波周波数 f_r またはその近傍の周波数に設定することができる。その為、PLLのロックアップ時間が短くなるので、遅延時間 τ をPLLのロックアップ時間に対応させて設定すれば、遅延時間 τ を短縮することができる。その結果、送信機から受信機へのレスポンスを良くすることができる。

【0016】尚、データ生成回路2の出力形態はパラレル形態であるが、シリアル形態でも良い。データ生成回路からデータ発生回路に入力させているが、データ発生回路を省略し、データ生成回路がコントロールデータをシリアル形態で直接遅延回路に印加しても、本発明の目的を達成することができる。遅延回路4をデータ出力回路の後段回路として構成したが、データ出力回路の出力段に遅延手段を構成しても、本発明の目的を達成することができる。また、図1ではFSK変復調回路を用いたが、これに限らず他の変復調回路でも、本発明のシステムを採用することができる。

【0017】また、FSK復調回路12をPLLで構成しているが、これに限らずFM検波回路で構成しても良い。FSKデータが入力開始されて、FM検波回路が立ち上がってから動作が安定するまで時間がかかるので、FM検波回路を使用した場合でも送信機1側でデータを遅延させた後にFSKデータを送出させれば、動作が安定したFM検波回路にFSKデータを入力させることができる。

【0018】本発明のデータ送受信システムを例えば家庭用ゲーム機に用いれば、図3イのように、1つの本体に対して、複数のコントローラ（例えば5つ）を簡単に接続することが可能になる。ところで、図1の第1送信機1では、PLLで構成されるFSK復調回路12に対応させてデータを遅延させて出力させているが、これに限らず図4のように構成してデータ出力時に初めに所定時間だけダミーデータを送信して、その後FSKデータを出力させても良い（図2キ）。この実施の形態によれば、ダミーデータの発生期間中に受信機10のFSK復調回路12中のPLLをロックさせ、PLLがロックした後にFSKデータが受信されてFSK復調が正確に行われる。尚、ダミーデータの発生期間はPLLのロック時間以上に設定される。

【0019】図5は、送信機の他の実施の形態を示す図であり、13はパッドやボタンに相当するスイッチ、14はスイッチ13に応じてスイッチ13を識別するシリアルデータを出力し、同時にトリガパルスTPを出力するデータ生成回路、15は搬送波信号を発生する搬送波信号発生回路、16は搬送波信号を入力データで変調し、送信制御回路7の制御信号により変調信号の出力を

オンまたはオフされるFSK変調回路、17はシリアルデータのエンドデータを検出するエンドデータ検出回路である。

【0020】図5の回路動作を図6のタイミングチャートを参照して説明する。いずれかのスイッチ13がオンされると（図6ア）、すぐにトリガパルスTPが出力される（図6イ）。トリガパルスTPが入力された送信制御回路7はFSK変調回路16に送信制御出力COを出力し、その結果FSK変調回路16から変調出力が出力される（図6カ）。この状況での変調出力にはデータにより変調された信号は含まれず、変調出力 f_r が出力される。

【0021】所定時間 τ が経過すると、データ生成回路14はオンされたスイッチに対応するシリアルデータDATAをシリアルに出力するとともに、送信制御回路7はHレベルのスイッチ制御出力SCOを発生し（図6オ）、スイッチ15をオンにする。すると、スイッチ13がオンされたから時間 τ が経過した後、データDATAがFSK変調回路16に転送される（図6ウ）。FSK変調回路6において、入力データの値に応じて異なる周波数 f_{r1} または f_{r2} を切り換え変更することによりFSK変調が行われる。よって、FSK変調回路6から周波数 f_{r1} または f_{r2} のFSK変調信号が送信される（図6カ）。

【0022】データ生成回路からのシリアルデータDATAはエンドデータ検出回路17にも入力され、エンドデータ検出回路17においてシリアルデータのエンドデータが検出される。シリアルデータDATAが順次転送され、エンドデータが検出されると、エンドデータ検出回路17の出力信号に応じて送信制御回路7はスイッチ5をオフさせるとともに、FSK変調回路6の出力の発生が停止させる。このように、図6においても、スイッチ13がオンされてから、送信されるデータの長さに対応する期間でFSK変調信号を送信することができる。

【0023】尚、データ生成回路14はデータ出力の際にデータを遅延させているが、データ生成回路14にダミーデータを発生する手段を設け、図6の如くスイッチ13が押されたら初めにダミーデータを出力した後本来のデータを出力させてもよい。また、FSK変調回路16において、FSK変調信号の送出を直接制御しているが、搬送波信号の送出を制御してFSK変調信号の送出を制御してもよい。

【0024】また、図6のFSK変調回路16において、搬送波信号発生回路15からの搬送波信号を導通または遮断を行って、変調出力の導通または遮断を行うことも可能である。

【0025】

【発明の効果】本発明の送受信システムでは、複数の送信機と、唯一の受信機との間で、単一の搬送波周波数を用いて、データの送受信を行うので、電波資源の利用効

率が改善される。また、単一の搬送波周波数信号でデータ送受信を行うので、受信側の機器本体では単一の搬送波周波数に対応する受信機を設ければよく、回路が簡単になり、コストアップを防止することができる。

【図面の簡単な説明】

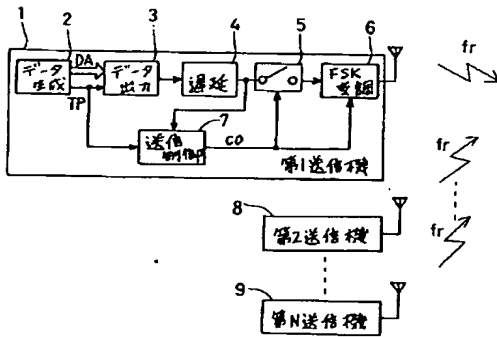
【図1】本発明の実施の形態を示すブロック図である。
 【図2】図1の動作を説明するためのタイミングチャートである。
 【図3】本発明及び従来の送受信システムを用いた家庭用ゲーム機を示す図である。
 【図4】本発明の他の実施の形態を示すブロック図である。
 【図5】さらに本発明の他の実施の形態を示すブロック図である。
 【図6】図5の動作を説明するためのタイミングチャートである。

*【符号の説明】

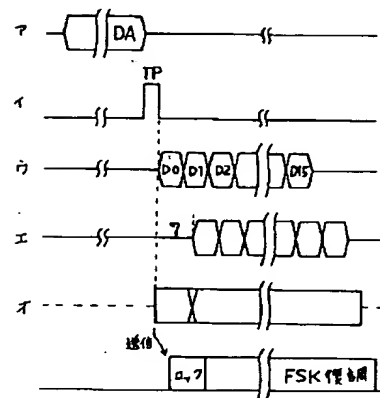
- | | |
|------|------------|
| 1 | 第1送信機 |
| 2、14 | データ生成回路 |
| 3 | データ出力回路 |
| 4 | 遅延回路 |
| 5、13 | スイッチ |
| 6、16 | FSK変調回路 |
| 7 | 送信制御回路 |
| 8 | 第2送信機 |
| 10 9 | 第N送信機 |
| 10 | 受信機 |
| 11 | 受信回路 |
| 12 | データ復調回路 |
| 15 | 搬送波信号発生回路 |
| 17 | エンドデータ検出回路 |

*

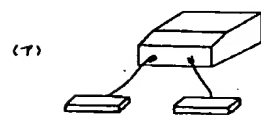
【図1】



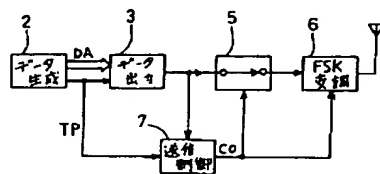
【図2】



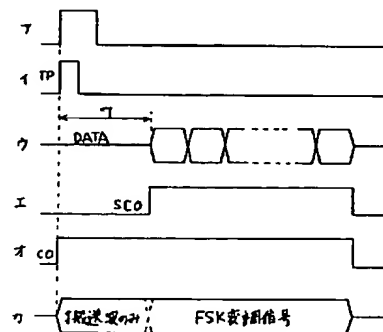
【図3】



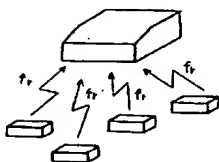
【図4】



【図6】



(イ)



(6)

特開平 11-261588

【図5】

